



UNIVERSIDADE FEDERAL DO VALE DO SÃO FRANCISCO
PLANO DE ATIVIDADES REMOTAS

NOME DO COMPONENTE		COLEGIADO	CÓDIGO	SEMESTRE
ELETRÔNICA DIGITAL II – PRÁTICA		CENEL	ELET0090	2021.1
CARGA HORÁRIA	–	–	HORÁRIO:	
EA: 30h			EA – Sextas: 8h-10h	
EB: 30h			EB – Sextas: 10h-12h	
EC: 30h	–	–	EC – Sextas: 14h-16h	
ED: 30h			ED – Sextas: 16h-18h	
CURSOS ATENDIDOS (Especificar a quantidade de vagas por curso ou a quantidade total)			SUB-TURMAS	
ENGENHARIA ELÉTRICA			EA, EB, EC, ED	
PROFESSOR (ES) RESPONSÁVEL (EIS)			TITULAÇÃO	
Rodrigo Pereira Ramos			Doutor	
EMENTA				
Máquinas sequenciais síncronas. Arquitetura de computadores e sistemas digitais complexos. Prototipação de sistemas digitais. Projeto de hardware auxiliado por computador.				
OBJETIVOS				
Analisar e projetar máquinas sequenciais síncronas de Moore e Mealy; Estudar e conhecer técnicas de projeto de sistemas digitais complexos e arquitetura de computadores; Projetar, implementar e testar circuitos digitais simples; Capacitar o aluno a projetar circuitos controladores para sistemas digitais complexos; Projetar circuitos digitais complexos usando linguagem de descrição de hardware.				
METODOLOGIA				
As aulas serão realizadas presencialmente, no Laboratório de Eletrônica e Sistemas Digitais (LESD), onde serão implementadas práticas relacionadas ao desenvolvimento de circuitos digitais e iniciação à linguagem VHDL. Conforme preconiza o plano de retomada gradual da pandemia, esta parte prática da disciplina só será realizada se forem obedecidos os critérios para retomada. Em caso de não haver a retomada, a disciplina será cancelada e ofertada em outro período em que o plano de retomada seja posto em funcionamento.				
FORMAS DE AVALIAÇÃO				
A avaliação será realizada com base no desempenho dos discentes nas práticas, comprovado por meio de relatórios, e por meio de projeto final em VHDL, às quais serão atribuídas as notas N1 e N2, respectivamente. O aluno que obtiver média aritmética das duas avaliações, M2, igual ou superior a 7,0 e frequência superior a 75% estará aprovado por média. O aluno que obtiver média nas duas avaliações igual ou maior que 4,0 e menor que 7,0 e frequência superior a 75% das aulas fará o Exame Final, EF. O aluno submetido ao EF será considerado aprovado se obtiver média aritmética da nota do EF e M2, no mínimo, igual a 5,0.				

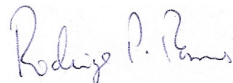
CONTEÚDOS DIDÁTICOS

Numero	Cronograma de atividades
1	Apresentação, Descrição dos equipamentos.
2	Apresentação do software Quartus II.
3	Prática AND e OR, Prática função lógica básica.
4	Prática função lógica básica.
5	Prática Aritmética Digital
6	Prática Codificadores/Decodificadores e Mux/Demux
7	Prática Latches, Flip-flops, Contadores
8	Prática de Introdução a VHDL
9	Prática de VHDL: tabelas-verdade, IF/THEN, CASE/WHEN
10	Prática de VHDL FFs, COMPONENTS, Bibliotecas
11	Desenvolvimento do Projeto

REFERÊNCIAS BIBLIOGRÁFICAS

Ercegovac, M., Lang, T., Moreno, J. H. Introdução aos Sistemas Digitais.
Capuano, F. G., Idoeta, I. V. Elementos de Eletrônica Digital.
Uyemura, J. P. Sistemas Digitais.
Tocci, R. J., Widmer, N. S., Moss, G. L. Sistemas Digitais: princípios e aplicações.
Taub, H. Circuitos Digitais e Microprocessadores.
Datasheet dos dispositivos usados nas práticas.

21/10/2021
DATA



ASSINATURA DO PROFESSOR

_____/_____/_____
APROV. NO NDE

COORD. DO COLEGIADO